

RA1 13.7.12

## 5. Ein-Ausgabe

Aufgabe:

- Ein- und Ausgabe von Ein- und Ausgangsoperanden von und zur Umwelt

Hilfsaufgabe:

- Auswahl der EA-Schnittstelle
- elektronisch-logische Anpassung an die Umwelt (hier im Weiteren nicht betrachtet)

Umwelt:

Nutzer, Peripheriegeräte (Festplatte, Drucker, Tastatur ...), technische Prozesse, Rechner (-systeme)

### 5.1. Parallele digitale EA

Datendarstellung: Wie werden rechnerinterne Werte (Datenstrukturen) mit der Umwelt zeitlich-logisch ausgetauscht?

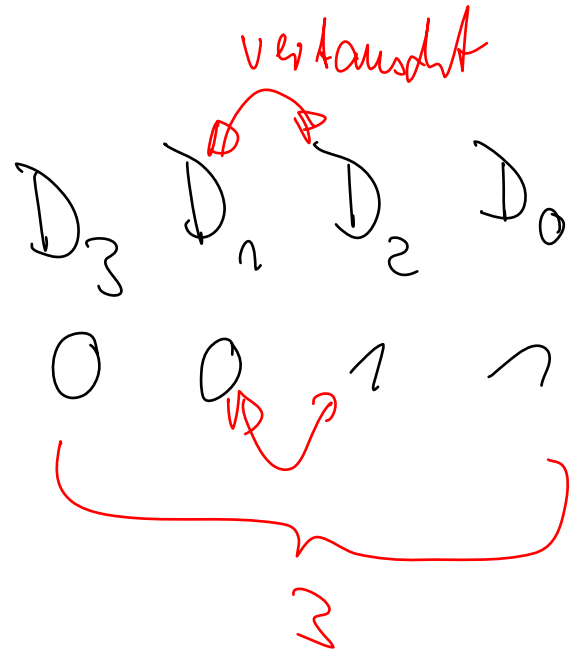
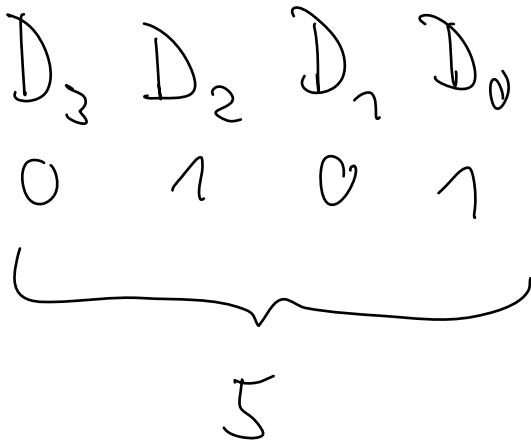
parallel:

F5\_30

- digital: Grundlage binäre Signale

- parallel: der Wert bildet sich aus der gleichzeitige Belegung mehrerer binären Signale

zu Wertigkeit im Wert durch Ordnung:



zu gleichzeitig: mehrere Zeitpunkte nach einander -> mehrere Werte (Wert (k), Wert (k+1), usw.)

Adressbus, Datenbus und par. dig. EA benutzen diese Datendarstellung

Dig. par. A: (F5\_20 oben)

Register: Übernimmt mit STB (Ausgabezeitpunkt im OUT-Befehl) die Daten vom Datenbus und stellt sie der Umwelt bis zum nächsten Ausgabezeitpunkt zur Verfügung

Auswahl der A-Schnittstelle mit dem Dekoder (1-aus-m-Dekoder mit Eingang m Adresssignale (reduziert, nur eine Zeile der Schalttabelle von F4\_70))

Bsp.:

$$STB = \overline{A_m} \cdot \overline{A_{m-1}} \cdot \dots \cdot A_3 \cdot \overline{A_2} \cdot \overline{A_1} \cdot A_0 \cdot \text{LOW}$$

Input Output Write  
(Steuersignal)

Ausgabe auf EA-Adr. 0..5H

Par. dig. E: (F5\_20 unten)

Tristate-Treiber: Schaltet zum Eingabezeitpunkt (im IN-Befehl) (aktives OE) Daten von der Umwelt auf den Datenbus, tristate-Ausgänge, da DB in der andren Zeit von anderen Funktionseinheiten benutzt wird (siehe Kap. 1)

Dekoder: bildet OE analog zum STB bei Eingabe (nur IOR als Steuersignal)

weiter Varianten dig. par. EA: F5\_70 bis 5\_107 (kein Prüfungstoff)

5.2. Serielle Digitale EA

Datendarstellung seriell:

F5\_110

links parallel, rechts seriell

par.: zum Zeitpunkt  $t_k$  alle  $D_i(t_k)$  bilden den Wert

ser.: Zeitpunkt  $t_k$  wird Zeitbereich  $t_k$  ( $t_{k0}$  bis  $t_{k(n-1)}$ ) mit  $n$  Zeitpunkten  $t_{k,i}$

alle  $n$   $D(t_{k,i})$  mit  $i=0$  bis  $n-1$  bilden den Wert

zeitliche Ordnung bestimmt die Wertigkeit der  $D(t_{k,i})$  im Wert

notwendig: konstanter Abstand der  $t_{k,j}$  zueinander und Kenntnis über den Zeitpunkt von  $D(t_{k,0})$

verschiedene Verfahren dazu,

z.B. asynchron (F5\_120) Zwei bit Startbit und Stopbit

Datenwortanfang Null-Eins-Flanke Stopbit->Startbit

Datentakt mit Periode  $T_t = (t_{(k+1)} - t_k)$

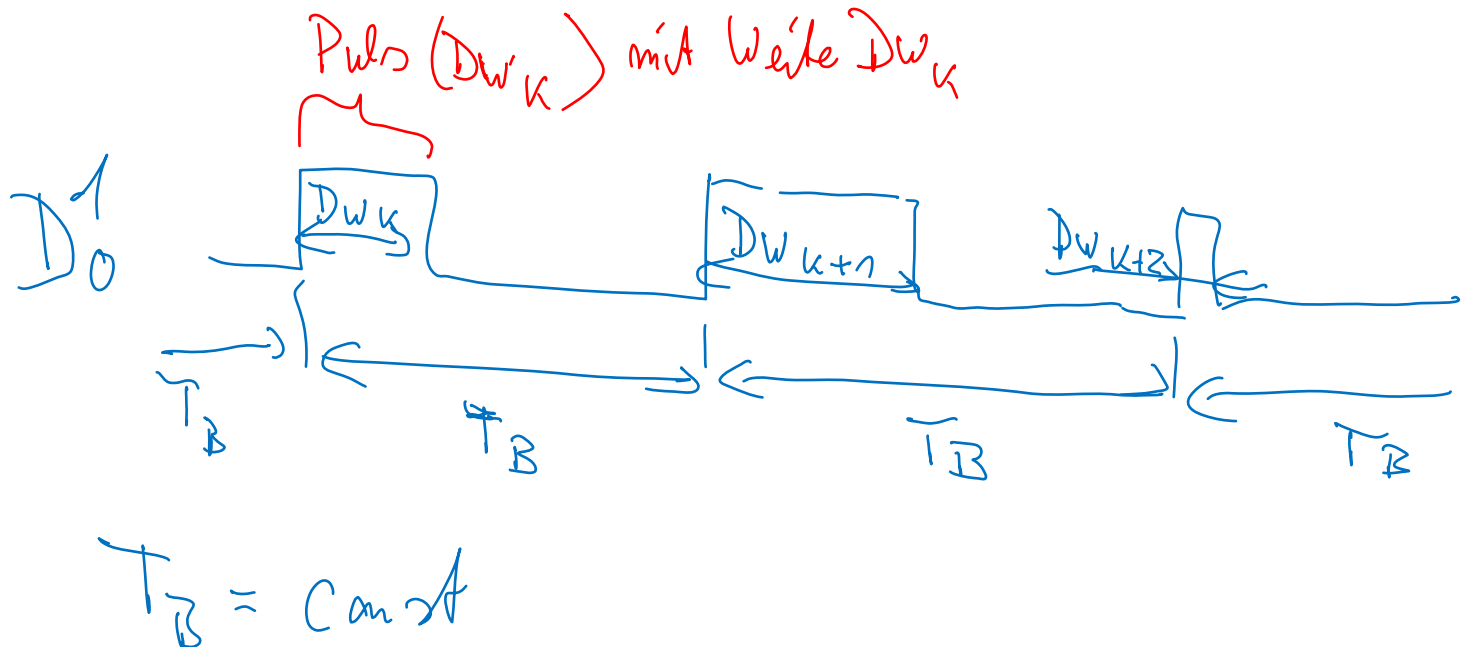
unterschiedliche Datendarstellung auf DB und EA-Signal benötigt  
Umwandlung parallel nach seriell bzw. umgekehrt

Element dafür: Schieberegister (siehe RO), kann  $s \rightarrow p$  und  $p \rightarrow s$   
Wiederholung Fkt. Schieberegister  $\rightarrow$  F\_5\_130

5.3. EA über Zählen oder Zeitausgabe

Datendarstellung, digital, andere Form von seriell (evtl. nicht periodischer Abstand der seriellen Werte)

Bsp. Puls-Weiten-moduliert



EA von Zähl- und Zeit-dargestellten Datenwerten:

Zähler-Zeitgeber-Baugruppe (Timer, besser Counter-Timer)

Funktion am Bsp. PWM:

Ausgabe:

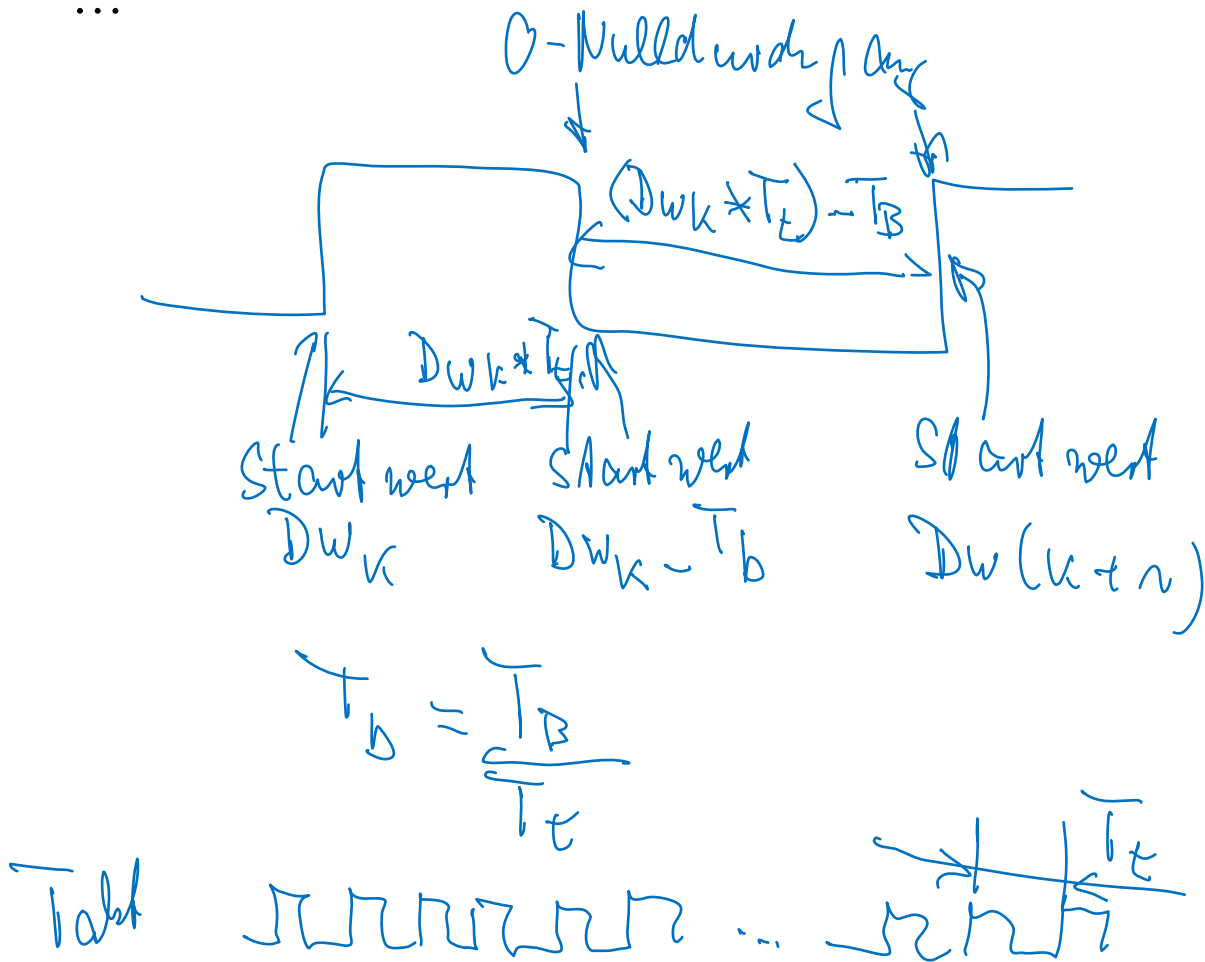
beteiligt: Rückwärtszähler (siehe RO, Gundfkt. zählt bei jeder 0->1-Flanke von Takt seine Wert 1 herunter (Wert:=Wert-1) bis Wert=0

Ablauf:

- Ausgabe Startwert Rückwärtszählen vom Prozessor über parallel Aus ( $Dw_k$ )

- Rückwärtszähler erhält Takt mit  $T_t = \text{const}$  und zählt bis 0
- Nulldurchgang erfolgt nach  $T_t \cdot D_{wk}$
- Ausgabe Startwert Rückwärtszählen ( $T_b - D_{wk}$ )
- Takt mit  $T_t$ , zählt bis 0
- Ausgabe Startwert  $D_{w(k+1)}$

...



Eingabe PWM-Signal ähnlich. Zählen von Takten mit geeignete Freigabe (Signal in F5\_150) über PWM-Signal

5.4. höhere EA-Funktionen benutzen die Funktionen von 5.1 bis (5.3) + Analog-EA in geeigneter Weise

Viel Freude bei der  
Bearbeitung der  
Klausuraufgaben.