

Zu 7.x Testen (x=3)

Als letztes Testablauf

- Softwaretest
- Hardwaretest

Ab jetzt Integrationstest:

- Ziel: HW + SW testen und in Echtzeit
- 2. Ziel ES + EBS zusammen testen, auch wieder in Echtzeit

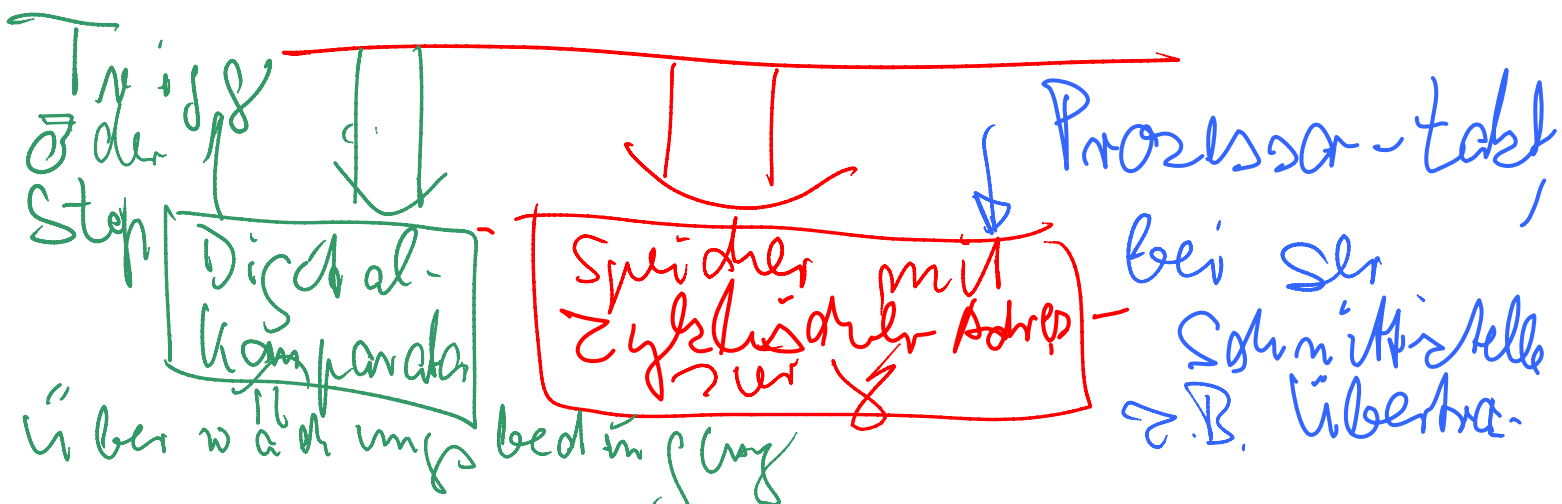
Remote-Debugging

- siehe F 7_37 und F7_38
- relativ preisgünstig

In-Circuit-Emulation

- siehe F 7_39 ff.
- Echtzeitaufzeichnung von EA- bzw. Bussignale

Par. E/A oder Bus



Zyklische Adressierung entspricht Ringpuffer:

g um 1 abt

Bei jedem Zugriff Adresse um 1 (n bei längerer Datenstruktur) inkrementieren, am Speicherende wieder Anfangsadresse

Echtzeit-Trigger bzw. Stop siehe Bild oben grün

Echtzeitfähiges Stoppen bzw. Triggern: siehe Bild oben grün

Vor- und Nachteile: siehe F 7_y

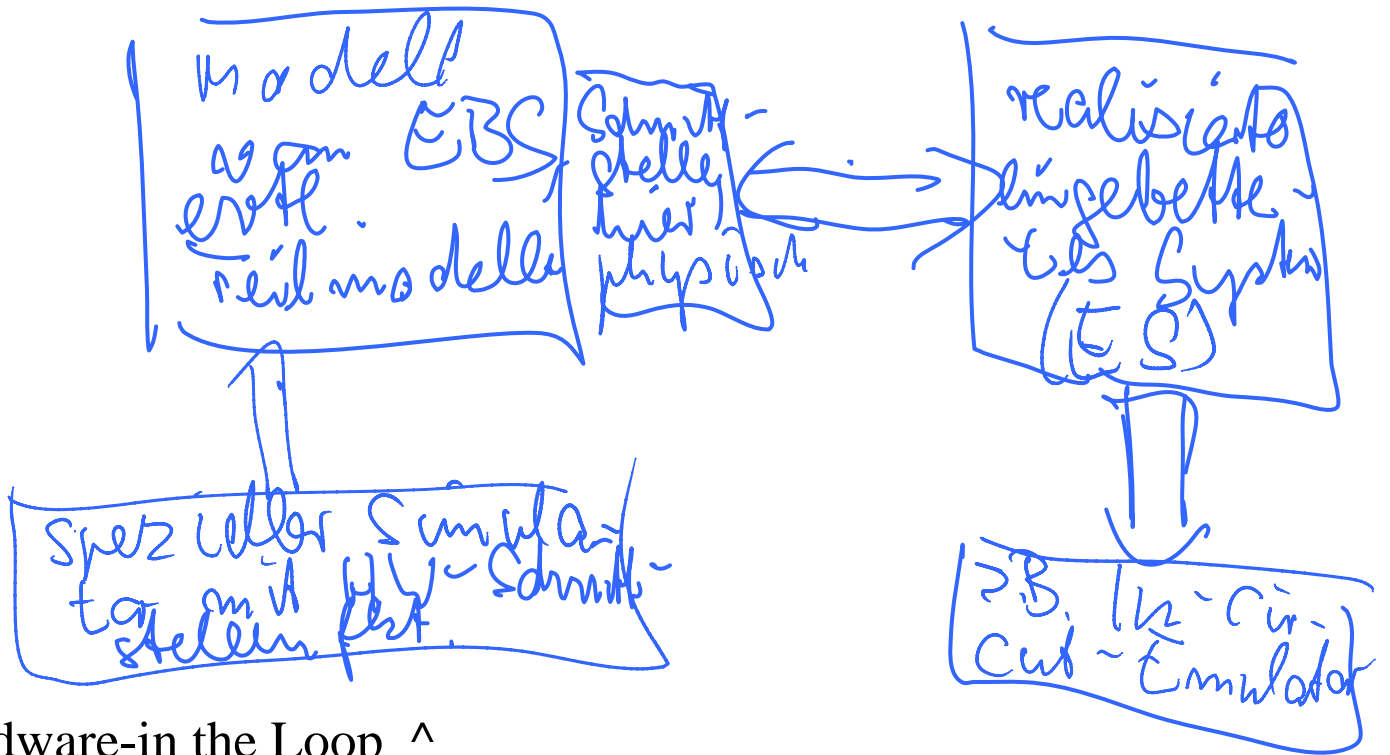
Hardware in the Loop/ Software in the Loop

→ insbesondere beim modellbasierten Entwurf

→ Ausführbare Modelle

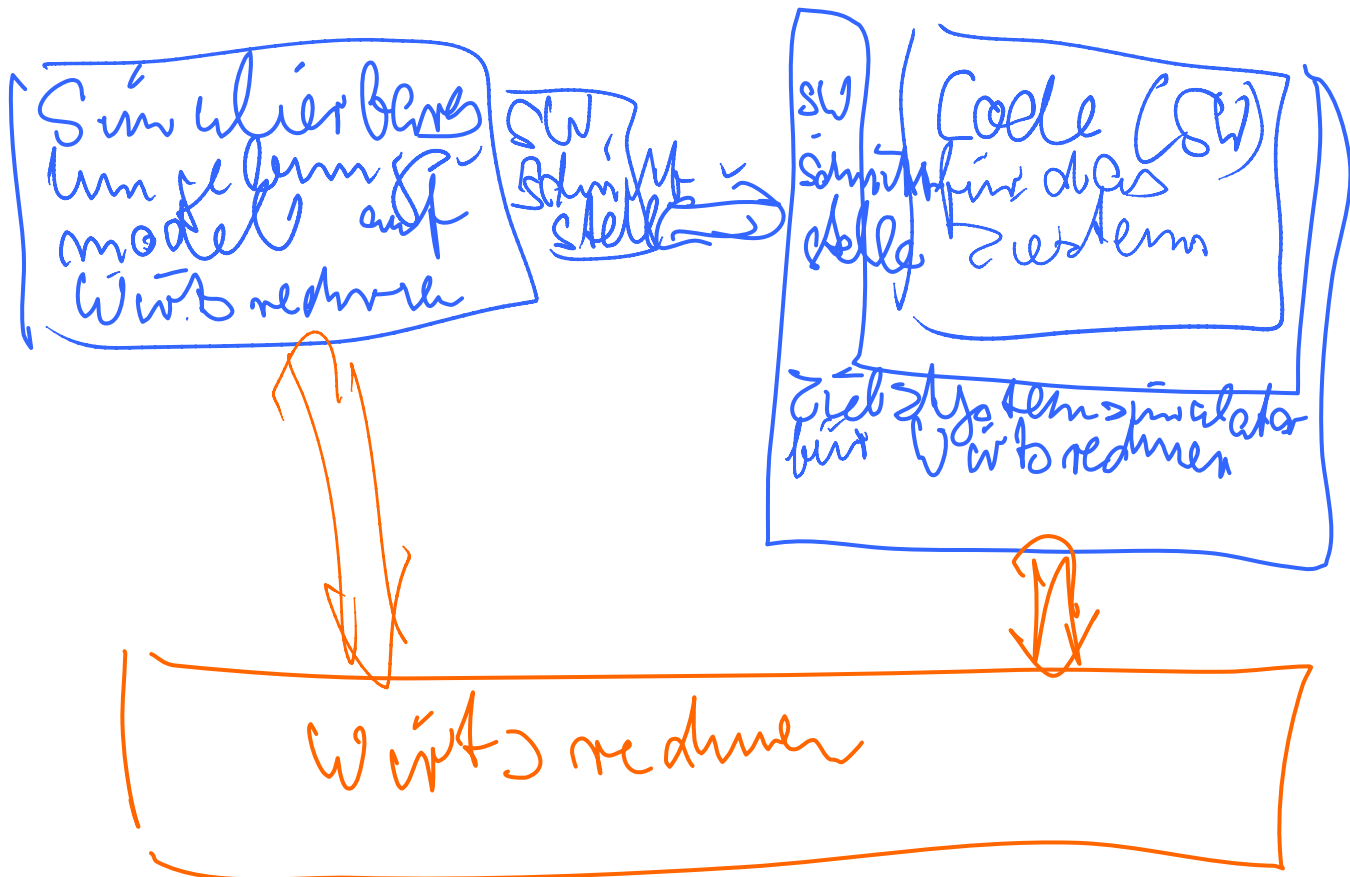
Beim Testen: Kopplung von Teilsystemen als ausführbares Modell und Teilsystemen als realisiertes Zielsystem

umgebung



Hardware-in the Loop ^

Software-in the Loop



Punkte 8, 9, 10, 11

Bei ES sind auch noch von Interesse:

- HW-SW-Codesign usw. (Siehe Überschriften),

Bei konkretem Bedarf an Kenntnissen dazu im späteren Berufsleben bitte Folien KES und Skripte 2009 und 2010 aufarbeiten (jetzt schon herunter laden, dann nur noch persönlich bei mir erhältlich).